

概述

ITE4644 是四路 DC/DC 降压模块稳压器，每路可以输出 4A。输出可以并联在一个阵列中，最高可达 16A 的能力。封装内包含开关控制器，功率场效应管，电感器和支持组件。工作在输入电压范围 4V~14V 或者 2.375V~14V(INTVCC/SVIN 外置偏置电压)。

ITE4644 支持输出电压范围为 0.6V 至 5.5V。其高效率设计可提供每个通道 4A 连续(峰值 5A)输出电流。只需要大量输入和输出电容器。

ITE4644 附加功能包括：电源正常标志，输入过压保护，逐周期电流限制过热关断，温度检测，轻载下可选择断续模式与强制连续模式以达到更优的效率或者良好的纹波。

特性

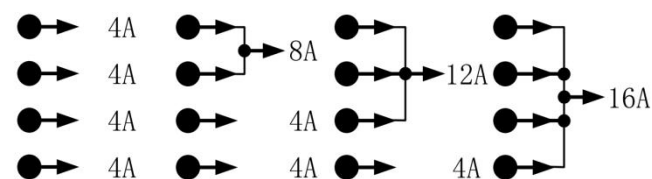
- ◆ 四路输出降压模块稳压器，每路输出4A
- ◆ 输入电压范围：4V~14V
输入电压范围：2.375V~14V
(INTVCC/SVIN外置偏置电压)
- ◆ 直流4A，各通道输出电流峰值5A
- ◆ 输出电压0.6V至5.5V
- ◆ 并行更高的输出电流
- ◆ $\pm 1.5\%$ 输出电压调整率
- ◆ 电流模式控制，快速瞬态响应
- ◆ 可并联输出更大电流
- ◆ 输出电压跟踪
- ◆ 内置温度传感二极管输出
- ◆ 过压、电流、温度保护
- ◆ 支持外部频率同步

应用范围

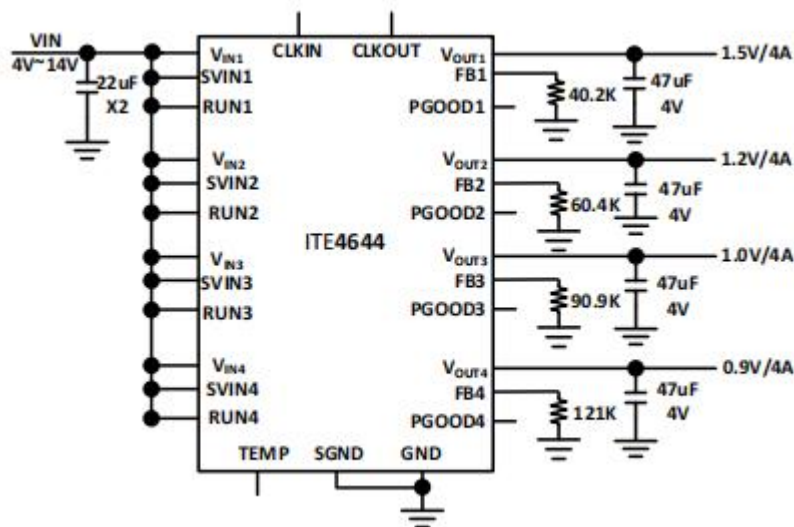
- ◆ 多轨负载点电源
- ◆ FPGA, DSP和ASIC应用

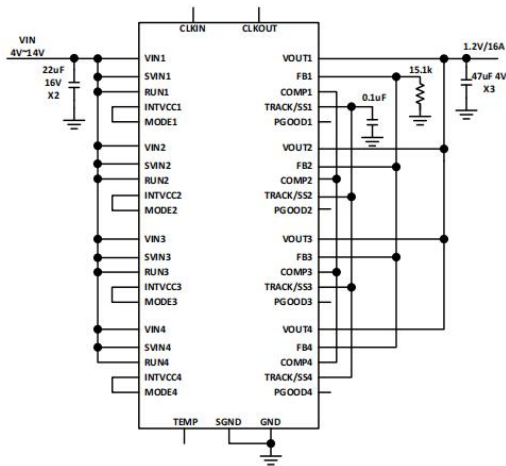
ITE4644采用9mm × 15mm × 4.4mm BGA封装

可配置输出组合

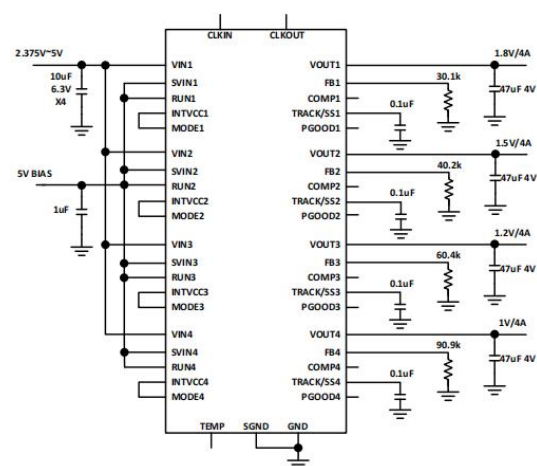


典型应用

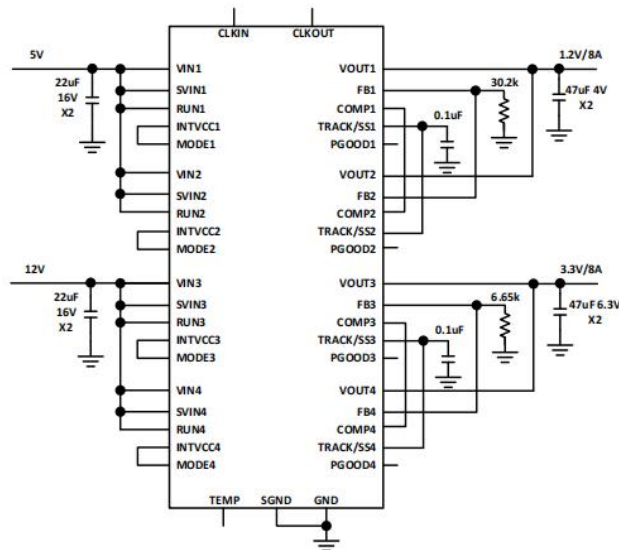




4V~16V输入，四相并联1.2V/16A输出

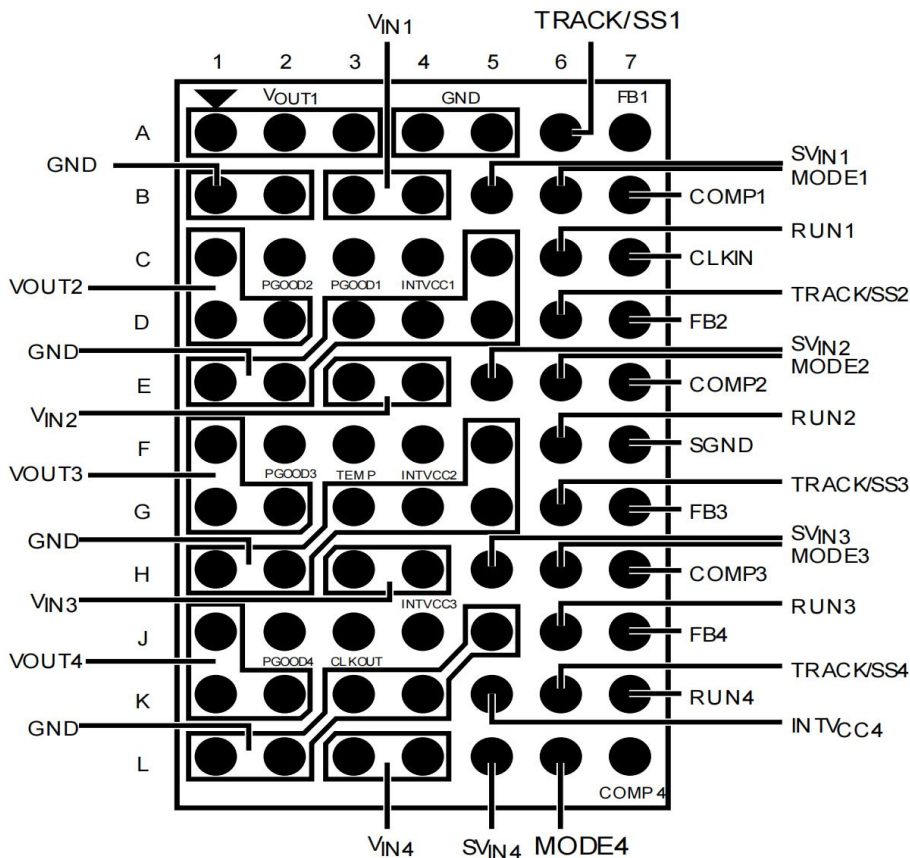


2.375V~5V输入电压，四路1V，1.2V，1.5V，1.8V/4A输出



5V，12V两个独立电源轨输入，1.2V，3.3V/8A输出

脚位定义

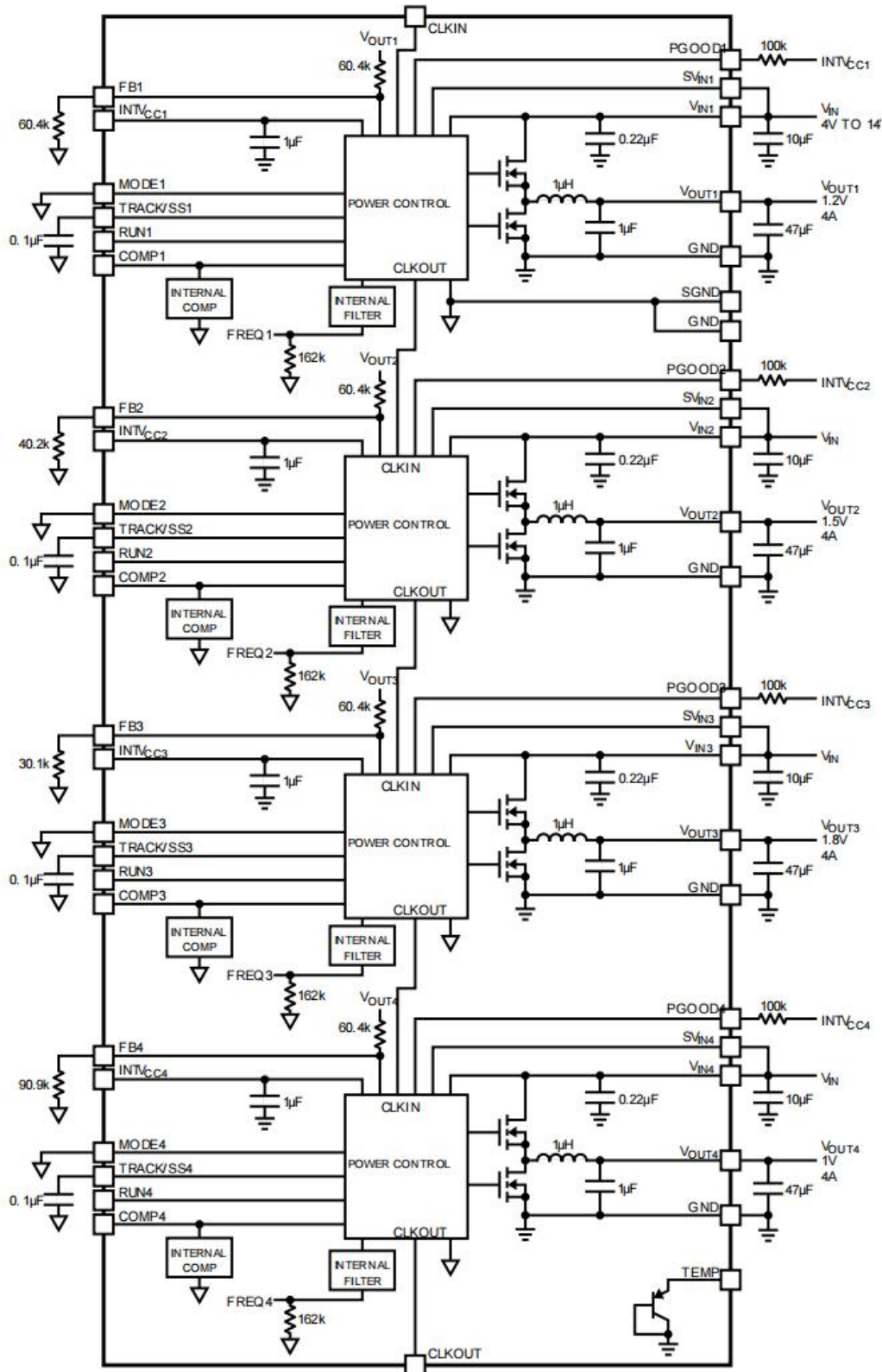


管脚描述

管脚号	管脚名	描述
A1,A2,A3	V _{OUT1}	每路的电源输出引脚。施加输出负载在这些引脚和GND引脚之间。建议把输出去耦电容直接在这些引脚之间和GND引脚。
C1,D1,D2	V _{OUT2}	
F1,G1,G2	V _{OUT3}	
J1,K1,K2	V _{OUT4}	
A4-A5,B1-B2, C5,D3-D5,E1- E2,F5,G3-G5, H1-H2,J5,K3- K4,L1-L2	GND	功率地引脚，和VIN之间连接一个或多个去耦陶瓷电容，尽量靠近引脚。使用较大的PCB铺铜将所有地连接在一起。
B3, B4	V _{IN1}	每路的电源输入引脚。在这些引脚和GND引脚之间施加输入电压。建议在这些引脚和GND引脚之间直接放置输入电容。
E3,E4	V _{IN2}	
H3, H4	V _{IN3}	
L3, L4	V _{IN4}	
C3	PGOOD1	每路 Open-drain 指示降压器输出电压正常的信号；当输出不在正常范围的±10%范围内时，PGOOD下拉。
C2	PGOOD2	
F2	PGOOD3	
J2	PGOOD4	
J3	CLKOUT	多相操作的输出时钟信号。CLKOUT相对于CLKIN的相位设置180°。

		CLKOUT的峰峰振幅是INTVCC到GND。
C4	INTVCC1	各通道内部3.3V稳压器输出，这些引脚与GND之间内部已经有1uF连接。
F4	INTVCC2	
J4	INTVCC3	
K5	INTVCC4	
B5	SV _{IN1}	各通道稳压器信号电源输入，在大多数应用场景下，将此引脚连接在VIN引脚上。将SVIN连接到外部电压电源至少4V，且必须大于VOUT。
E5	SV _{IN2}	
H5	SV _{IN3}	
L5	SV _{IN4}	
A6	TRACK/SS1	输出跟踪和软启动引脚。允许用户控制输出电压的上升时间将此引脚置于低于0.6V的电压会绕过误差放大器的内部参考输入。引脚电压高于0.6V时，跟踪功能停止，内部基准恢复对误差放大器的控制。在这个引脚上有一个来自INTVCC的2.5μA上拉电流，因此在这里放置一个电容可以提供软启动功能。
D6	TRACK/SS2	
G6	TRACK/SS3	
K6	TRACK/SS4	
B6	MODE1	模式选择引脚，将此引脚连接到VCC以强制在所有输出负载下连续同步操作。将其连接到SGND可在轻负载下实现断续模式操作。请不要浮动该引脚。
E6	MODE2	
H6	MODE3	
L6	MODE4	
C6	RUN1	稳压器输出使能引脚，置高使能输出。可以通过配置外部电阻分压，实现VIN的可设置欠压保护，该引脚电压不建议工作在RUN UVLO点附近。请不要浮动该引脚。
F6	RUN2	
J6	RUN3	
K7	RUN4	
A7	FB1	输出电压反馈引脚。该引脚内部通过一个高精密电阻60.4kΩ连接到VOUT。通过与GND之间配置分压比，可以调节输出电压。将该引脚连接在一起进行并联操作。
D7	FB2	
G7	FB3	
J7	FB4	
B7	COMP1	误差放大器输出和开关稳压器补偿点。电流比较器的触发阈值与该电压成线性比例，将该引脚连接在一起进行并联操作。
E7	COMP2	
H7	COMP3	
L7	COMP4	
C7	CLKIN	外部时钟同步输入，该引脚内部端接20k的SGND。锁相环将强制上管功率NMOS的开启信号与CLKIN信号的上升沿同步。
F7	SGND	信号地连接。SGND内部通过单点连接到GND。在反馈电阻和其他连接到信号引脚的元件附近使用单独的SGND接地铜区域。在PCB的模块下方的背面推荐使用第二个PGND平面和SGND平面之间的连接。
F3	TEMP	温度检测引脚。板上温度二极管用于监测随温度变化的VBE结电压。

结构框图



最大额定值 (注)

参数	范围
引脚至 GND 电压 VIN,SVIN,RUN (Per Channel)	-0.3V~15V
引脚至 GND 电压 VOUT (Per Channel)	-0.3V~6V
引脚至 GND 电压 INTVCC (Per Channel)	-0.3V~3.6V
引脚至 GND 电压 TEMP,PG,CLKIN,CLKOUT	-0.3V~INTVCC
引脚至 GND 电压 MODE,TRACK/SS,FB,PGOOD (Per Channel)	-0.3V~INTVCC
工作结温	-40°C to 125°C
储存温度	-65°C to 150°C
回流焊峰值温度	245°C
ESD 额定值(HBM)	±2KV
ESD 额定值(CDM)	±1KV

注释(1): 如果器件工作条件超过上述“绝对最大值”,可能引起器件永久性损坏。这仅是极限参数,不建议器件在极限值或超过上述极限值的条件下工作。器件长时间工作在极限条件下可能会影响其可靠性。

电气特性

(除非有特殊说明, 否则极限值适用于-40℃至+125℃的工作结温度(T_J)范围。最小和最大限值通过试验、设计或统计相关性规定, 典型值代表T_J=25℃时最可能的参数规范, 仅供参考。所有电压都是相对于GND。)

符号	参数	测试条件	最小值	典型值	最大值	单位
VIN,SVIN	VIN电源输入范围	SVIN=VIN	4		14	V
VOUT (RANGE)	输出电压范围		0.6		5.5	V
VOUT(DC)	输出电压	CIN=22μF, COUT=100μF, MODE=INTVCC, VIN=4V to 14V, IOUT=0A to 4A		1.5		V
VRUN	RUN引脚门槛电压	VRUN Rising	1.0	1.12	1.2	V
IQ(SVIN)	内部供电电流	VIN=12V, VOUT=1.5V, MODE=INTVCC		10		mA
		VIN=12V, VOUT=1.5V, MODE=GND		0.7		mA
		Shutdown, RUN=0, VIN=12V		10		uA
IS(VIN)	输入电流	VIN=12V, VOUT=1.5V, IOUT=4A		0.65		A
IOUT(DC)	连续输出电流范围	VIN=12V, VOUT=1.5V	0		4	A
VFB	反馈基准电压	IOUT= 0A, VOUT= 1.5V, 0°C to 125°C	0.594	0.6	0.606	V
		IOUT= 0A, VOUT=1.5V, -40°C to 125°C	0.592	0.6	0.608	V
$\Delta VOUT(LINE)$ / $\Delta VOUT$	线性调整率	VOUT=1.5V, VIN=4V to 14V, IOUT=0A		0.04	0.15	%
$\Delta VOUT(LOAD)$ / $\Delta VOUT$	负载调整率	VOUT=1.5V, IOUT= 0A to 4A		0.2	1.0	%
VOUT(AC)	输出纹波	IOUT=0A,COUT=100μF Ceramic, VIN=12V, VOUT=1.5V		6		mV
$\Delta VOUT$ (START)	开机过冲	IOUT=0A, COUT=100μF Ceramic, VIN=12V, VOUT=1.5V		30		mV
tSTART	开机时间	COUT=100μF Ceramic, No Load, TRACK/SS=0.01μF, VIN=12V, VOUT =1.5V		1.7		ms
$\Delta VOUTLS$	负载跳变峰峰值	Load: 0% to 50% to 0% of Full Load, COUT =47μF Ceramic, VIN=12V, VOUT =1.5V		125		mV
tSETTLE	负载跳变恢复时间	Load: 0% to 50% to 0% of Full Load, COUT=47μF Ceramic, VIN=12V, VOUT=1.5V		50		us
IOUTPK	输出电流限制	VIN=12V, VOUT=1.5V		5.8		A
IFB (2)	FB 漏电流				±100	nA
RFBHI	VOUT与FB引脚之间 电阻			60.4		kΩ
ITRACK/SS(2)	软起动上拉电流	TRACK/SS=0V		2.5	4	uA
VIN(UVLO)	输入欠压锁定	VIN Falling		2.6		V
		VIN Hysteresis		200		mV

tON(MIN) (1)	最小导通时间			70		ns
tOFF(MIN)(1)	最小关断时间			110		ns
VPGOOD(2)	PGOOD 门槛阈值	VFB Ramping Negative		-10		%
		VFB Ramping Positive		10		%
IPGOOD (2)	PGOOD 漏电				2	uA
VPGL	PGOOD 电压低	IPGOOD=1mA		0.018	0.1	V
VINTVCC	内部VCC电压	SVIN=4V to14V	3.2	3.3	3.5	V
VINTVCC Load Reg	内部VCC负载调整率	ICC=0mA to20mA		0.5		%
fOSC (2)	工作频率			1		MHz
CLKIN (2)	CLKIN 门槛			0.7		V

注释(1): 设计保证, 未经生产测试。

(2): 晶圆级生产测试保证。

使用说明

ITE4644是一款四路输出的独立式非隔离型开关DC/DC电源。其具备四个独立的调节器通道，每个通道均能够提供高达4A的连续输出电流，且只需少量的外部输入和输出电容。每个调节器所提供精确调节的输出电压，可通过单个外部电阻在0.6V至5.5V范围内进行编程，输入电压的范围则为4V至14V。借助外部偏置电压，此模块能够在低至2.375V的输入电压下运行。

ITE4644整合了四个独立的定频COT谷值电流模式调节器、功率金属氧化物半导体场效应晶体管（MOSFET）、电感以及其他支持性分立元件。典型的开关频率设定为1MHz。对于对开关噪声敏感的应用，模块能够从外部同步至700kHz至1.3MHz的时钟。

凭借电流模式控制和内部反馈回路补偿，ITE4644模块在采用各种各样的输出电容（甚至是全陶瓷输出电容）时，具有充足的稳定性裕度以及良好的瞬态性能。

电流模式控制赋予了并联任何单独调节器通道的灵活性，并能够实现精确的电流均衡。由于在每两个调节器通道之间内置了相位交错功能，ITE4644能够轻松采用2+2、3+1或者4通道并行操作，这在诸如现场可编程门阵列（FPGA）等多轨POL应用中具备极高的灵活性。此外，ITE4644还设有CLKIN和CLKOUT引脚，用于频率同步或者多个器件的多相操作，最多允许8相级联同时运行。

电流模式控制还提供了逐周期的快速电流监测。在过流状况下，模块会降低工作频率使得电感电流会被钳制在限流点上。内部的过压和欠压比较器会在输出反馈电压超出调节点+10%的窗口时，将开漏PGOOD输出拉低。连续导通模式（CCM）在过压（OV）和欠压（UV）的条件下，该模块会被强制关机，但在启动期间，当SS引脚上升至0.6V时除外。将RUN引脚拉低至1.1V以下会迫使控制器进入关断状态，同时关闭两个功率MOSFET以及大部分的内部控制电路。在轻载电流下，通过将MODE引脚设置为SGND能够启用断续导通模式（DCM）操作，与连续导通模式（CCM）相比，能够实现更高的效率。模块内部包含一个温度二极管，用于监测模块的温度。

●VIN 与 VOUT 降压比

由于每个调节器的最小关断时间和最小导通时间限制，对于给定的输入电压，可实现的最大VIN和VOUT降压比存在限制。最小关断时间限制施加了一个最大占空比，可按以下公式计算：

$$D_{MAX} = 1 - T_{OFF}(MIN) \cdot F_{SW}$$

其中TOFF(MIN)是最小关断时间，ITE4644通常为70ns，FSW是开关频率。相反，最小导通时间限制施加了转换器的最小占空比，可按以下公式计算：

$$D_{MIN} = T_{ON}(MIN) \cdot F_{SW}$$

其中TON(MIN)是最小导通时间，ITE4644通常为160nS。在极少数情况下，如果最小占空比被超越，输出电压仍会保持在调节范围内，但开关频率会从其设定值降低。

●输出电压调节

PWVM控制器内部有一个0.6V参考电压。如图所示，一个60.4k的内部反馈电阻从VOUT引脚连接到FB引脚的每个稳压通道。从FB引脚到GND添加一个电阻RFB来编程输出电压(1)：

$$RFB = \frac{60.4k}{\frac{VOUT}{0.6} - 1}$$

下表给出几种常见输出电压的适当 RFB 值：

VOUT(V)	0.6	1	1.2	1.5	1.8	2.5	3.3	5
RFB(kΩ)	开路	90.9	60.4	40.2	30.1	19.1	13.3	8.25

对于并联输出的N个通道，用下式可求解为RFB。将每个并联输出的VOUT、FB和COMP引脚绑在一起，并将一个电阻连接到GND，RFB阻值由下式计算（1）：

$$RFB = \frac{60.4k}{\frac{VOUT}{0.6} - 1}$$

(1) 可选择高精度电阻以减小电阻精度对系统精度的影响。

●调节开关频率

ITE4644的工作频率进行了优化，以实现紧凑的封装尺寸和最小的输出纹波电压，同时仍保持高效率。系统内部默认工作频率为1MHz。在大多数应用中，不需要额外的频率调节。如果应用需要除1MHz以外的任何工作频率，稳压器可以外部同步到700kHz至1.3MHz的时钟。

●断续导通模式（DCM）

在需要低输出纹波和中等电流下高效率的应用中，应将MODE引脚连接至SGND以使用断续导通模式(DCM)。在轻载时，内部电流比较器可能会在几个周期内保持触发状态，并强制上部MOSFET在几个周期内保持关断状态，从而跳过周期。在此模式下，电感电流不会反向。

●强制连续导通模式（CCM）

在固定频率操作比低电流效率更关键且需要最低输出纹波的应用中，应使用强制连续导通模式操作。通过将MODE引脚连接至INTVCC可启用强制连续操作。在这种模式下，低输出负载期间允许电感电流反向，COMP电压始终控制电流比较器阈值，上部MOSFET在每个振荡器脉冲时始终导通。

●输出电压跟踪与软启动

ITE4644可以通过TRK/SS引脚设置其输出电压斜率。内部2uA将TRK/SS引脚上拉至VCC。在TRK/SS上放置不同电容可以调节软启动输出，以防止输入电源上的电流浪涌。对于输出跟踪应用TRK/SS可以由另一个电压源从外部驱动，其电压将覆盖误差放大器的内部0.6V参考输入，从而将反馈电压调节到TRK/SS引脚的电压。在此启动时间期间

间，ITE4644将以断续模式工作。当TRK/SS高于0.6V时跟踪功能被禁用，反馈电压将调节到内部参考电压。

●输出正常标志

当ITE4644的输出电压在设定电压的 $\pm 10\%$ 范围，即FB引脚电压在0.54V至0.66V范围内，则表示输出电压良好，PGOOD引脚被外部拉高电阻器。否则内部开漏下拉器件(18Ω)会将PGOOD引脚拉低。PG引脚检测到的电压不得超过6V，可用电阻分压器从较高电压分压。上拉电阻的阻值典型范围为10k Ω 到100k Ω 。循环重新开始。确保了电池被维持在一个接近满电的状态，同时免除了进行周期性充电循环启动的需要。

●频率同步与时钟输入

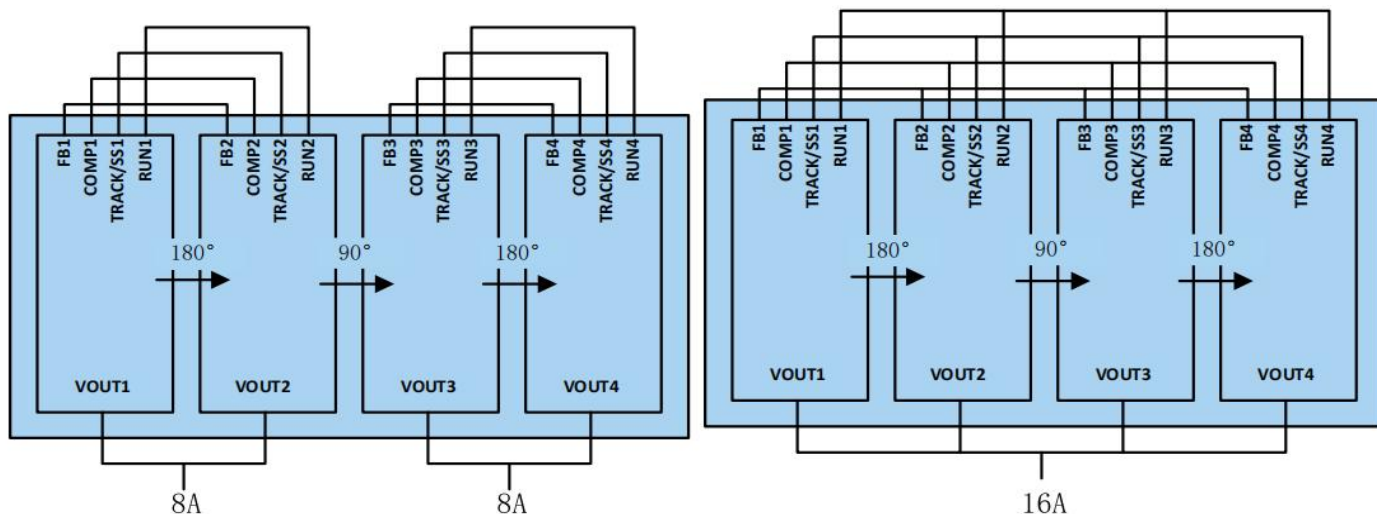
功率模块包含一个锁相环，由内部压控振荡器和相位检测器组成。这使得所有内部上管MOSFET的开启都锁定在同一个外部时钟的上升沿。外部时钟频率范围必须在1MHz设定频率的 $\pm 30\%$ 以内。使用脉冲检测电路检测CLKIN引脚上的时钟以开启锁相环。时钟的脉冲宽度必须至少为400nS。时钟高电平必须高于2V，低电平低于0.3V。在调节器启动期间，锁相环功能被禁用。必要在输入电源两端加一个局部旁路电容器，以确保稳压器的正常工作，并减少反馈至输入电源的纹波电流。电容器还强制开关电流以紧密的局部环路流动，最大限度减少EMI。

●多通道并行操作

对于需要超过4A输出电流的负载，ITE4644多路调节器通道可轻松并行工作，以提供更大的输出电流，同时不会增加输入和输出电压纹波。ITE4644在四个调节器通道中的每两个通道之间预设了内置相移，适合采用2+2、3+1或4通道并行操作。下表给出了调节器通道之间的相位差。

表5.各个通道之间相位差

通道	CH1	CH2	CH3	CH4
相位差		180°	90°	180°



多相电源可显著降低输入和输出电容器中的纹波电流。输入纹波电流会因所用相数而减少，有效纹波频率则会因

所用相数而增加（假设输入电压大于所用相数乘以输出电压）。当所有输出端连接在一起以实现单个高输出电流设计时，输出纹波幅度也会因所用相数而降低。

ITE4644器件本质上是电流模式控制器件，因此并联模块有优秀的均流效果。请将每个并行通道的RUN、TRACK/SS、FB和COMP引脚连接在一起。上图展示了并联操作的示例和引脚连接。

●RUN使能功能

RUN引脚拉至地会强制ITE4644进入关断状态，从而关断两个功率MOSFET以及大部分内部控制电路。将EN引脚置于0.6V以上仅打开内部基准，同时仍保持功率MOSFET关闭。将RUN电压进一步提高到1.12V以上会开启整个芯片。

●过温保护

热过载保护电路将结温限制在160°C（典型值）以下。在极端条件下（即高环境温度和/或高功耗），当结温开始升至160°C以上时，过温保护即被激活，系统将会强制关闭稳压器输出。当结温降至145°C以下时，OTP状态就会解锁，稳压器输出重新开启，输出电流恢复为正常工作值。热过载保护旨在保护器件免受瞬间偶然过载条件发生时的影响。

本器件的保证工作结温范围为-40°C至125°C。高结温会降低工作寿命；结温长时间高125°C时，器件寿命会缩短。请注意，与这些规格一致的最高环境温度取决于具体工作条件以及电路板布局、额定封装热阻和其他环境因素。结温(T_J ，单位为°C)根据环境温度(T_A ，单位为°C)和功耗(P_D 单位为W)计算，计算公式如下：

$$T_J = T_A + (P_D \times \theta_{JA})$$

其中 θ_{JA} (单位为C/W)为封装热阻。

●低电压输入应用

ITE4644模块为每个稳压器通道提供单独的SVIN引脚，使其与低至2.375V的输入电压兼容。SVIN引脚是稳压器控制电路的信号输入，而VIN引脚是直接连接到顶部MOSFET漏极的电源输入。在大多数输入电压范围为4V~14V的应用中，将SVIN引脚直接连接到每个稳压器通道的VIN引脚。在SVIN个可选电阻（1Ω到10kΩ）增加额外的噪声抗扰度。如果遵循良好的PCB不电阻是不必要的。当输入电压较低（2.375V~4V），或者为了减少内部LDO的功耗，可将SVIN连接到高于4V的外部电源，并使用0.1μF的旁路电容。如图显示一个低输入电压应用的示例。请注意，SVIN不能低于VOUT电压。

●CIN与COUT选择

稳压器以脉冲方式吸取输入电源的电流。这些脉冲的平均高度等于负载电流。电流的上升和下降时间非常快，因此有必要在输入电源两端加一个局部旁路电容器，以确保稳压器的正常工作，并减少反馈至输入电源的纹波电流。电容器还强制开关电流以紧密的局部环路流动，最大限度减少EMI。电源中常常被忽略的一种应力是输入电容RMS电流。若不正确理解它，超过电流会使电容过热和过早失效。因此应使用大小适合最大RMS电流的低ESR输入电容器。最

大RMS电流由下式给出：

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

该公式在 $V_{IN}=2V_{OUT}$ 时具有最大值，其中 $I_{RMS} \cong I_{OUT}/2$ 。 C_{OUT} 的选择取决于最小电压纹波和负载阶跃瞬变所需的有效串联电阻（ESR）以及确保控制回路稳定所需的大容量电容。可以通过查看负载瞬态响应来检查环路稳定性。输出纹波由下式确定：

$$\Delta V_{OUT} < \Delta I_L \left(\frac{1}{8 \cdot f \cdot C_{OUT}} + ESR \right)$$

由于 ΔI_L 随着输入电压的上升而增大，因此输出纹波在最大输入电压时最大。现在陶瓷电容的高纹波电流、高额定电压和低ESR使其成为开关稳压器应用的理想选择。而选择输入输出陶瓷电容时，推荐使用X7R或X5R电容，以在温度和输入电压的变化范围内获得最佳性能。在负载阶跃跳变中，输出电容器必须提供电流支撑负载，直到反馈回路输出开关电流足够支持负载为止。反馈回路所需的时间取决于补偿和输出电容器的大小。通常需要3到4个周期才能响应负载跳变，但是只有在第一个周期中，输出量才能线性下降。输出下冲VDROOP通常是第一个周期的线性下降的2至3倍。因此，从输出电容器选值：

$$C_{OUT} \cong 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

在大多数应用中，输入电容器仅需要提供高频旁路。对于这些条件，通常足够一个22uF陶瓷电容器，将此输入电容器尽可能靠近PVIN引脚放置。

参考布局

ITE4644的高度集成使得PCB板布局非常简单易行。然而，为了优化其电气和热性能，仍需考虑一些布局因素。

- 对于高电流路径，包括VIN1至VIN4、GND、VOUT1至VOUT4，使用大面积的PCB铜区。这有助于将PCB导通损耗和热应力降至最低。
- 将高频陶瓷输入和输出电容器放置在VIN、GND和VOUT引脚附近，以最大程度减少高频噪声。
- 在PCB板下方放置一个专用电源地层。
- 为将过孔传导损耗降至最低并减少模块热应力，请在顶层与其他电源层之间使用多个过孔进行互连。
- 除非过孔使用盘中孔工艺，否则不要将其直接置于焊盘上。
- 为连接到信号引脚的组件使用单独的SGND接地铜区。将SGND与模块下方的GND相连。
- 对于并联模块，将VOUT、VFB和COMP引脚连接在一起。使用内部层将这些引脚紧密连接。TRACK/SS引脚可连接到用于调节器软启动的电容上。
- 在信号引脚上引出测试点以进行监测。

布局示例

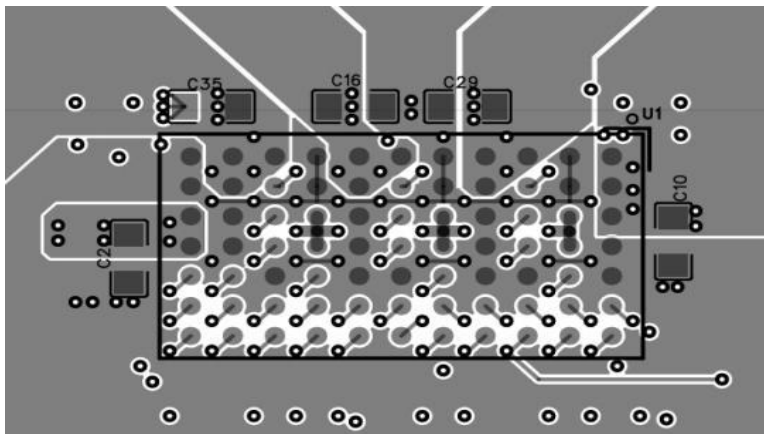
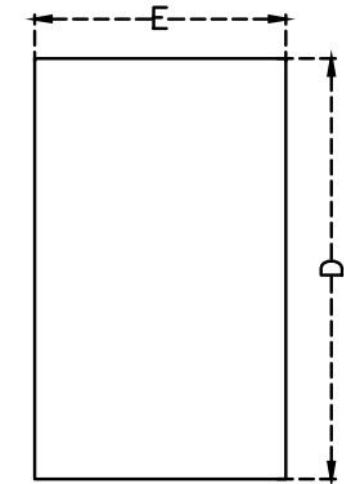
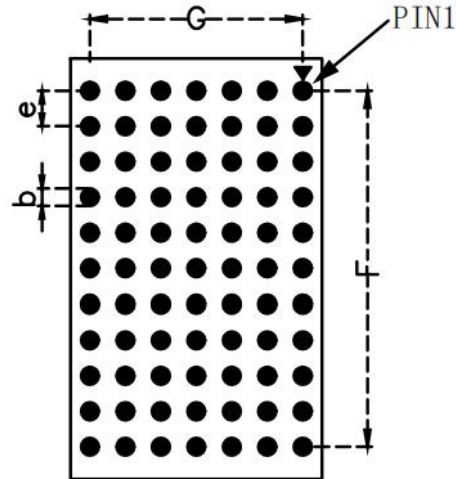


图4 BGA(9X15mm)封装典型应用PCB layout

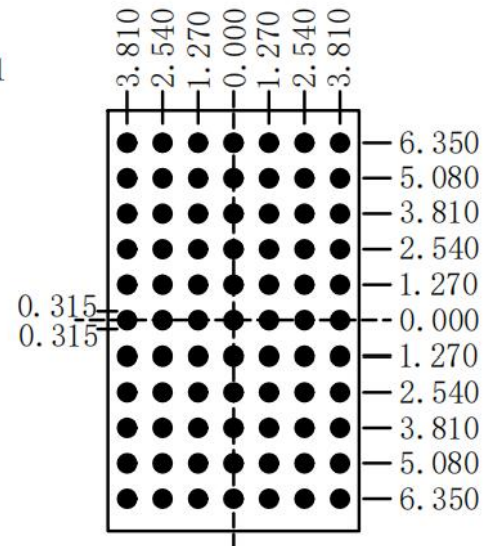
封装说明: BGA9X15-77



PACKAGE TOP VIEW



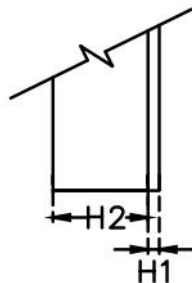
PACKAGE BOTTOM VIEW



SUGGESTED PCB LAYOUT TOP VIEW



PACKAGE SIDE VIEW



SYMBOL	MIN	NOM	MAX
A2	3.70	3.80	3.90
D	15.00		
E	9.00		
e	1.27		
F	12.70		
G	7.62		
H1	0.35	0.40	0.45
H2	3.35	3.40	3.45
b	0.60	0.63	0.66

NOTES:

1. ALL DIMENSIONS REFER TO JEDEC STANDARD MS-012.
2. DIMENSION D DOES NOT INCLUDE MOLD FLASH
3. DIMENSION E1 DOES NOT INCLUDE MOLD FLASH
4. FLASH OR PROTRUSION SHALL NOT EXCEED 0.25mm PER SIDE.

- 此处描述的信息有可能有所修改，恕不另行通知。
- 智凌芯不对由电路或图表描述引起的与工业标准，专利或第三方权利相关的问题负有责任。应用电路图仅作为典型应用的示例用途，并不保证其对专门的大规模生产的实用性。
- 当该产品及衍生产品与瓦圣纳协议或其他国际协议冲突时，其出口可能会需相关政府的授权。
- 未经智凌芯刊印许可的任何对此处描述信息用于其他用途的复制或拷贝都是被严厉禁止的。
- 此处描述的信息若智凌芯无书面许可不能被用于任何与人体有关的设备，例如运动器械，医疗设备，安全系统，燃气设备，或任何安装于飞机或其他运输工具。
- 虽然智凌芯尽力去完善产品的品质和可靠性，但半导体产品的失效和故障仍在所难免。因此采用该产品的客户必须要进行仔细的安全设计，包括冗余设计，防火设计，失效保护以防止任何次生性意外、火灾或相关损毁。