

概述

CL9036 系列是高精度、高纹波抑制率、低功耗、低压差，具有过流和短路保护的 CMOS 降压型。这些器件具有很低的静态偏置电流（70 μ A Typ.），他们能在输入、输出电压差极小的情况下提 400mA 的输出电流，并且仍能保持良好的调整率。由于输入输出间的电压差很小，且静态偏置电流也很小，这些器件特别适用于希望延长有用电池寿命的电池供电类产品，如计算机、消费类产品和工业设备等。

特性

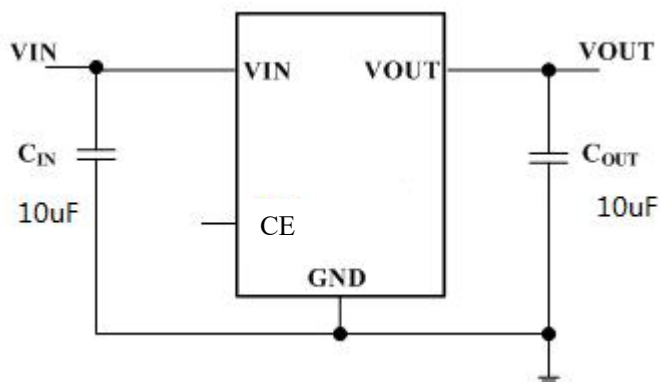
- ◆ 最大输出电流：400mA
- ◆ 输出电压范围：1.2V ~ 3.6V
- ◆ 高纹波抑制比：70分贝1千赫
- ◆ 极低的静态偏置电流：70 μ A（典型）
- ◆ 在关机模式下小于1 μ A
- ◆ 交界处的温度运作为-40 $^{\circ}$ C至+85 $^{\circ}$ C

应用范围

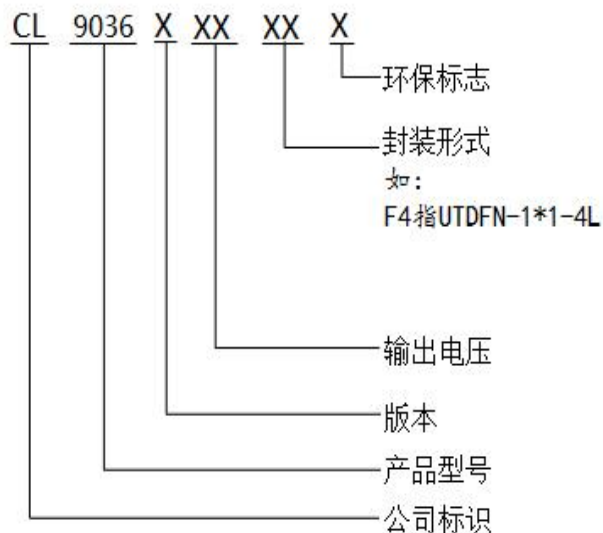
- ◆ CDMA/GSM移动电话
- ◆ PDAs/MP3
- ◆ WLAN和蓝牙设备
- ◆ 机顶盒

CL9036A采用UTDFN1*1-4L封装

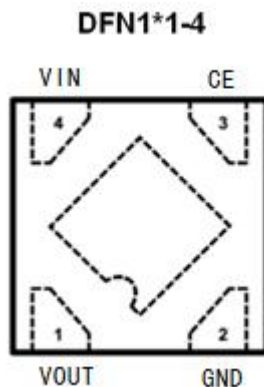
典型应用



选型指南



管脚分布图



管脚描述

脚位号	脚位	说明
UTDFN-1*1-4L		
2	GND	接地端
4	VIN	电源端
1	VOUT	输出端
3	CE	即EN，使能端

丝印说明

芯片型号	芯片封装	芯片丝印
CL9036A12F4M	UTDFN-1*1-4L	AC
CL9036A15F4M	UTDFN-1*1-4L	AE
CL9036A18F4M	UTDFN-1*1-4L	AB
CL9036A25F4M	UTDFN-1*1-4L	AH
CL9036A28F4M	UTDFN-1*1-4L	AM
CL9036A30F4M	UTDFN-1*1-4L	AP
CL9036A33F4M	UTDFN-1*1-4L	AK
CL9036A36F4M	UTDFN-1*1-4L	AQ

极限参数

参数	符号	极限值	单位
VIN 脚电压	VIN	6	V
VOUT 脚电流	IOUT	450	mA
VOUT 脚电压	VOUT	Vss-0.3 ~ Vout+0.3	V
CE 脚电压	VCE	GND-0.3 ~ VIN+0.3	V
工作环境温度	Topr	-25 ~ +85	°C
存贮温度	Tstg	-40 ~ +125	°C
焊接温度和时间	Tsolder	260°C, 10s	°C

注释:

超出“绝对极限参数”可能损坏器件。推荐工作范围内器件可以工作，但不保证其特性。长时间运行在绝对极限参数条件下可能会影响器件的可靠性。

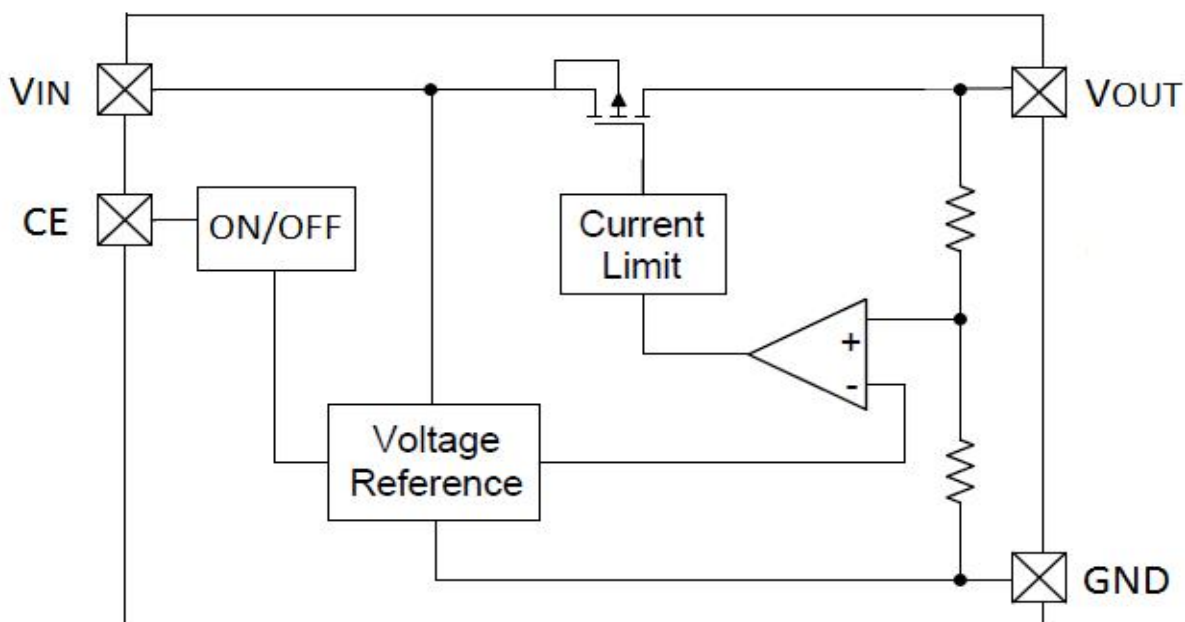
ESD 与 Latch-up 等级

人体模型ESD级别	>2000V
机器模型ESD级别	>200V
Latch-up级别	>200mA

封装耗散等级

封装	Pd(mW)
UTDFN-1*1-4L	500

功能块框图



主要参数及工作特性

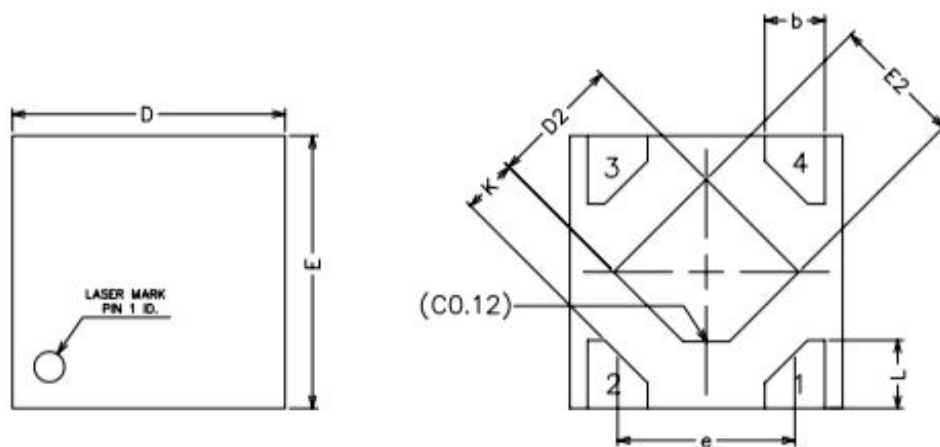
($V_{IN} = V_{OUT} + 1V$, $C_{IN} = 1\mu F \sim 10\mu F$, $C_{OUT} = 1\mu F \sim 10\mu F$, $T_A = 25^\circ C$, 除非特别指定)

参数	符号	条件	最小值	典型值	最大值	单位
输入电压	V_{IN}				5.5	V
静态电流	I_Q	$V_{IN} = V_{OUT} + 1V$		70		μA
输出电压	V_{OUT}	$V_{IN} = V_{OUT} + 1V$, $I_{OUT} = 40mA$	*0.98	$V_{OUT}(T)$ (Note 1)	*1.02	V
最大输出电流	$I_{OUT}(max)$	$V_{IN} = V_{OUT} + 1V$		400		mA
负载特性	ΔV_{OUT}	$V_{IN} = V_{OUT} + 1V$, $1mA \leq I_{OUT} \leq 100mA$		50		mV
压差	V_{dif1}	$I_{OUT} = 100mA$		90		mV
	V_{dif2}	$I_{OUT} = 200mA$		200		mV
电源电压调整率	$\frac{\Delta V_{OUT}}{\Delta V_{IN} * V_{OUT}}$	$I_{OUT} = 40mA$, $V_{OUT} + 1V \leq V_{IN} \leq 8V$		0.05		%/V
CE 端“高”电平	V_{CEH}		1.3			V
CE 端“低”电平	V_{CEL}				0.7	V
输出噪声	en	$I_{OUT} = 40mA$, 300Hz ~ 50kHz		50		μV_{rms}
纹波抑制比	PSRR	$V_{IN} = [V_{OUT} + 1]V + 1V_{p-pAC}$ $I_{OUT} = 40mA$, $f = 1kHz$		75		dB

注释:

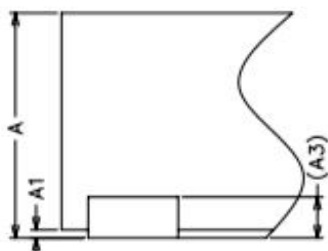
- $V_{OUT}(T)$: 规定的输出电压。
- $V_{OUT}(E)$: 有效输出电压 (即当 I_{OUT} 保持一定数值, $V_{IN} = (V_{OUT}(T) + 1.0V)$ 时的输出电压。
- VCE: 考虑到高低温和工艺偏差, 建议客户将 CE PIN 的使能电压设置为 1.1V, 保留有余量。
芯片内部 CE PIN 对 GND PIN 之间有内置 1M Ω 电阻。
- $V_{dif} = V_{IN1} - V_{OUT}(E)'$
 V_{IN1} : 逐渐减小输入电压, 当输出电压降为 $V_{OUT}(E)$ 98% 时的输入电压。
 $V_{OUT}(E)' = V_{OUT}(E) \times 98\%$ 。

封装说明: DFN1*1-4



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	0.100REF		
b	0.17	0.22	0.27
D	0.95	1.00	1.05
E	0.95	1.00	1.05
D2	0.43	0.48	0.53
E2	0.43	0.48	0.53
L	0.20	0.25	0.30
e	0.60	0.65	0.70
K	0.15	—	—



- 此处描述的信息有可能有所修改，恕不另行通知。
- 智凌芯不对由电路或图表描述引起的与工业标准，专利或第三方权利相关的问题负有责任。应用电路图仅作为典型应用的示例用途，并不保证其对专门的大规模生产的实用性。
- 当该产品及衍生产品与瓦圣纳协议或其他国际协议冲突时，其出口可能会需相关政府的授权。
- 未经智凌芯刊印许可的任何对此处描述信息用于其他用途的复制或拷贝都是被严厉禁止的。
- 此处描述的信息若智凌芯无书面许可不能被用于任何与人体有关的设备，例如运动器械，医疗设备，安全系统，燃气设备，或任何安装于飞机或其他运输工具。
- 虽然智凌芯尽力去完善产品的品质和可靠性，但半导体产品的失效和故障仍在所难免。因此采用该产品的客户必须要进行仔细的安全设计，包括冗余设计，防火设计，失效保护以防止任何次生性意外、火灾或相关损毁。