

概述

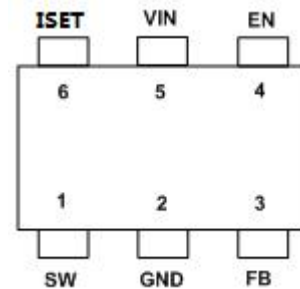
CL6291是一款微小型、高效率、升压型DC/DC调整器。电路由电流模PWM控制环路，误差放大器，斜波补偿电路，比较器和功率开关等模块组成。该芯片可在较宽负载范围内高效稳定的工作，可以从锂电池供电下直接输出高达12V的电压，CL6291内置一个2.5A的MOS管。高达93%的转换效率能够高效的延长电池寿命。可以通过调整两个外加电阻来设定输出电压以及一个外加电阻来设定输出的过流电流阈值，开关频率控制在1.0MHz,有效的为客户节省外围电路成本，同时用23-6的封装还能实现输出短路保护，输出过电压保护和过温保护。

特点

- ◆ 效率高达93%
- ◆ 2.6V输入升压至12V
- ◆ 固定工作频率：1MHz
- ◆ 输出短路保护
- ◆ 输出过压保护
- ◆ FB基准电压0.6V
- ◆ 工作温度-40℃至85℃
- ◆ 内置软启动功能

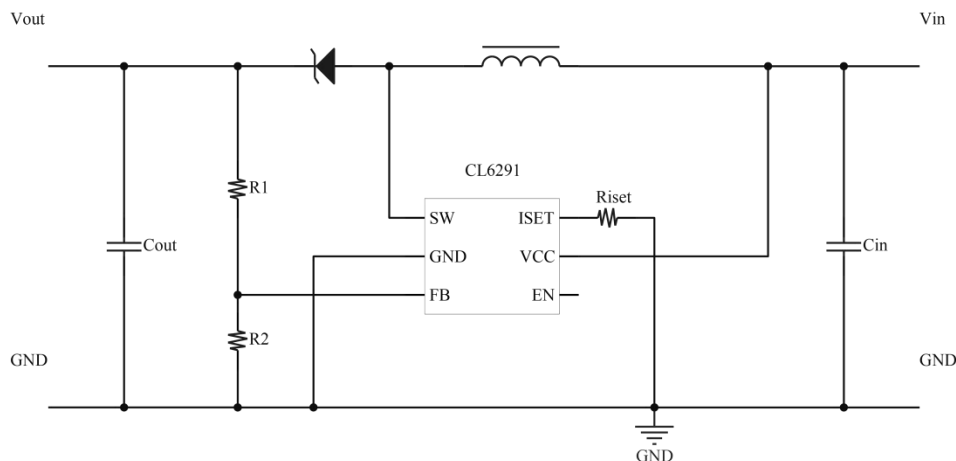
应用

- ◆ 传感器
- ◆ 可穿戴设备
- ◆ 便携式医疗设备
- ◆ 电池后备电源

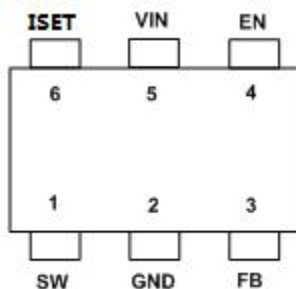


CL6291采用SOT-23-6L封装

典型应用电路



管脚描述



管脚号	管脚名	描述
1	SW	开关引脚。
2	GND	接地端。
3	FB	电压反馈端
4	EN	使能端
5	VIN	输入供电端
6	ISET	输出电流过流点设置，通过外部电阻阻值设定所需要的OCP点。 $I_{SET}=48000/R_{ISET}$

最大额定值 (注1)

项目	符号	最大额定值	单位
输入电压	VIN	-0.3 ~ 6	V
输出电压	VSW	-0.3 ~ 16	V
耗散功耗	PD	250	mW
工作环境温度	Topr	-40 ~ +80	°C
存储温度	Tstg	-40 ~ +125	°C

注1: 超出最大范围器件可能损毁。推荐工作范围内器件可以工作，但不保证其特性。电气特性表明的直流和交流特性是在特定条件下测得，其特性可以保证。此特性假定器件在推荐工作范围内工作。未示出特性不保证其性能。典型值是最佳性能点。

The block diagram illustrates the internal components and connections of the UC1845B PWM controller. Key blocks include:

- VCC**: Power supply input.
- ISET**: Current limit setpoint input.
- SW**: Switch output terminal.
- Compensation**: Two blocks for frequency compensation.
- UVLO**: Under-voltage lockout input.
- Current Limit Control**: Receives ISET and provides feedback to the PWM CONTROL block.
- OVP**: Over-voltage protection input.
- PWM COMP**: Pulse-width modulation comparator.
- PWM CONTROL**: Main PWM control logic block.
- 1M OSC**: 1 MHz oscillator input.
- OTF**: Output frequency control input.
- Enable Control**: Receives EN input.
- Current Sensor**: Provides feedback to the Error AMP.
- Error AMP**: Error amplifier with a 0.6V reference.
- FB**: Feedback input.
- EN**: Enable input.
- GND**: Ground reference.

The circuit shows the flow of signals from inputs (VCC, ISET, SW, UVLO, OVP, 1M OSC, OTF, EN) through various control blocks (Compensation, PWM COMP, PWM CONTROL, Current Limit Control, OVP, Error AMP, Current Sensor) to the output (SW) and feedback (FB, EN, GND).

电气特性

符号	符号说明	条件	最小值	典型值	最大值	单位
V_{CC}	输入电压		2.6		5.5	V
V_{out}	输出电压				12	V
Supply Current(Shutdown)	关断电流	$V_{EN}=0V$ or $EN=GND$		0.1	1	μA
V_{FB}	反馈基准电压		0.588	0.6	0.612	V
$R_{DS(on)}$	MOS内阻	$V_{IN}=3.3V$		200		m Ω
I_{SW_MAX}	开关电流			2.5		A
V_{out_ovp}	输出过压保护阈值电压	在电感引脚上测量		15		V
F_{SW}	工作频率		0.8	1.0	1.2	MHz
D_{MAX}	最大占空比	$V_{FB}=0.6V$		93		%
T_{EN_H}	EN高电平		1.0			V
T_{EN_L}	EN低电平				0.6	V
$UVLO_F$	输入欠压保护阈值电压			2.24		V
$UVLO_HYS$	输入欠压保护迟滞电压			120		mV
T_{SHD}	过温保护点			150		$^{\circ}C$

应用说明

输出电压设置

CL6291采用固定频率的峰值电流模式升压调节器结构来调节反馈引脚处的电压。CL6291的操作可以通过参考图3的方框图来理解。在每个振荡器周期开始时，通过控制电路打开MOSFET。为了防止占空比大于50%时的次谐波振荡，在电流感应放大器的输出端加上一个稳定斜坡，并将结果输入到脉宽调制比较器的负输入端。当这个电压等于误差放大器的输出电压功率MOSFET被关闭。误差放大器输出端的电压是0.6V带隙参考电压和反馈电压差的放大版。这样，峰值电流水平就保持了输出的调节。如果反馈电压开始下降，误差放大器的输出会增加。这些会导致更多的电流流过功率MOSFET，从而增加输出功率。CL6291具有内部软启动功能，以限制启动时的输入电流量，并限制输出的过冲量。

CL6291是自带内部补偿电路，不需要外部器件来实现稳定输出，输出电压可通过外部电阻分压设置，

如公式

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R1}{R2}\right)$$

电感选取

在CL6291中，电感的选取直接影响环路及瞬态的稳定性，需要充分注意电感的规格，包括感量、饱和电流、线阻(DCR)等，通常我们推荐电感的值为4.7~22μH，体积小、效率高是便携式设备的主要考虑因素，如手机用的CL6291。电感在1.2兆赫时应具有较低的磁芯损耗和较低的DCR，以提高效率。为避免电感饱和，应考虑额定电流。。

客户在自主设计时也可以通过公式计算电感的峰值电流，特别注意的是设计时用最小的输入电压、最大的输出电压和极限负载电流来设计，必须保证足够的余量，选择电感量的精度最好误差在30%以内，这样才能保证最稳定的转换效率。

设计电感直流电流公式如下：

$$I_{L(DC)} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta}$$

设计电感纹波电流公式如下：

$$I_{L(P-P)} = \frac{V_{IN} \times (V_{OUT} + V_{DIODE} - V_{IN})}{L \times F_S \times (V_{OUT} + V_{DIODE})}$$

设计电感峰值电流公式如下：

$$I_{L(P)} = I_{L(DC)} + \frac{\Delta I_L (P-P)}{2}$$

备注：正常情况下，建议最大输出电流设计最好小于平均峰值电流的40%，电感的纹波电流变小时会降低磁感应强度和磁滞损耗，而会增长负载瞬态响应时间，因此CL6291适用于输出电流相对偏小的应用，且电感的峰值电流偏高而电感量偏小，使其只能一直工作在DCM的工作模式。

输入输出电容的选取

输入输出电容的选取主要是为了满足输出纹波和环路的稳定性来设计的。

纹波电压与电容容值及等效串联电阻（ESR）有关，假设用陶瓷电容（ESR为0），那么给定纹波所需的最小电容值可通过以下公式计算：

$$C_{OUT} = \frac{I_{OUT} \times D_{MAX}}{F_S \times V_{RIPPLE}}$$

备注：如果改用钽或铝电解电容器，必须考虑其ESR对输出纹波的影响。通常我们建议客户使用22μF的输入和输出陶瓷电容器。为了更好地过滤电压，建议使用低ESR的陶瓷电容器。由于电压和温度范围更宽，因此X5R和X7R类型是合适的。

二极管选取

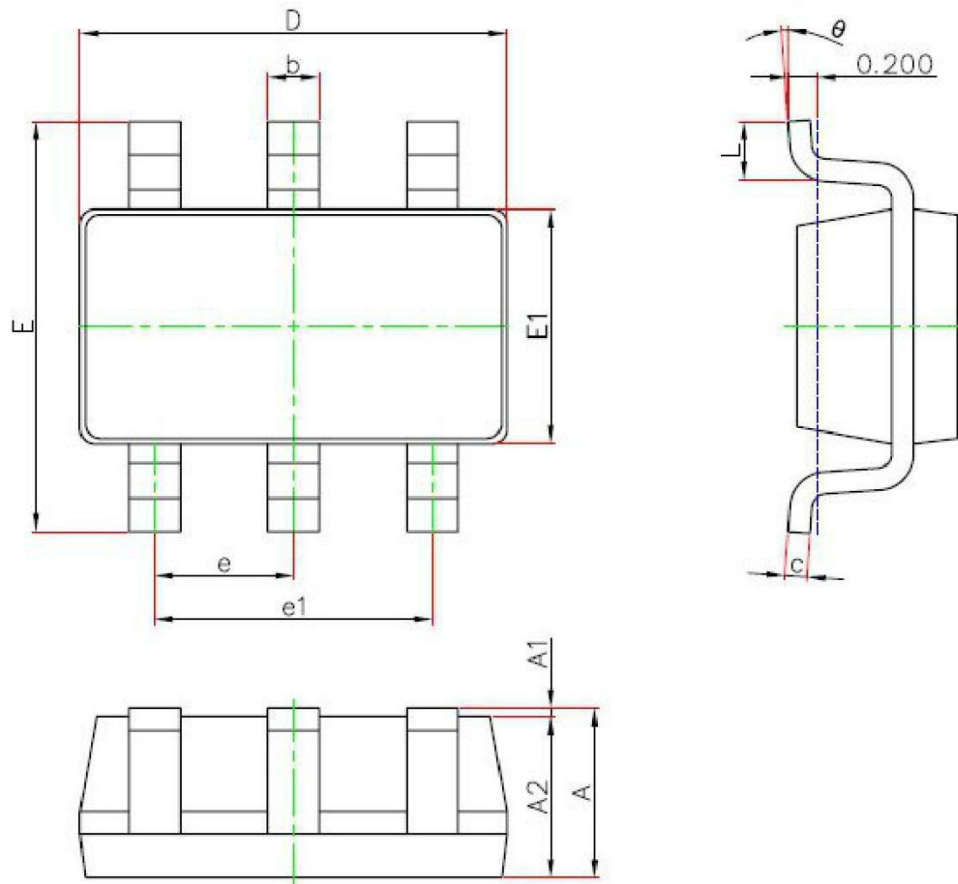
输出二极管应使用肖特基二极管。二极管的电流额定值必须满足峰值电流和输出平均电流倍增的均方根。而普通二极管因为慢的开关速度和长的恢复时间导致效率和负载调节受到影响，所以不建议客户使用。使用肖特基二极管可以获得更好的效率。对于开关频率较高的肖特基二极管，高速整流也是一个很好的特性。

PCB布局要求

PCB板布局是DC-DC变换器设计的重要组成部分。糟糕的电路板布局会破坏DC-DC转换器和周围的电路，同时会导致电磁干扰、接地反弹和电阻电压失效。这些会向DC-DC转换器发送错误信号，导致调节不良或不稳定。布局良好可以通过遵循一些简单的设计规则来实现。

1. 输入电容和输出电容尽可能靠近芯片引脚并连接到接地平面；
2. 从 VIN 到电感 L 再到 VOUT 的功率通路，走线尽可能短而粗；
3. SW 引脚有高频开关信号，注意和板上其他元件的隔离。
4. 将反馈元件尽可能靠近IC，远离噪音设备。

封装说明: **SOT-23-6L**



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E1	1.500	1.700	0.059	0.067
E	2.650	2.950	0.104	0.116
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

- 此处描述的信息有可能有所修改，恕不另行通知
- 智凌芯不对由电路或图表描述引起的与的工业标准，专利或第三方权利相关的问题负有责任。应用电路图仅作为典型应用的示例用途，并不保证其对专门的大规模生产的实用性。
- 当该产品及衍生产品与瓦圣纳协议或其他国际协议冲突时，其出口可能会需相关政府的授权。
- 未经智凌芯刊印许可的任何对此处描述信息用于其他用途的复制或拷贝都是被严厉禁止的。
- 此处描述的信息若智凌芯无书面许可不能被用于任何与人体有关的设备，例如运动器械，医疗设备，安全系统，燃气设备，或任何安装于飞机或其他运输工具。
- 虽然智凌芯尽力去完善产品的品质和可靠性，当半导体产品的失效和故障仍在所难免。因此采用该产品的客户必须要进行仔细的安全设计，包括冗余设计，防火设计，失效保护以防止任何次生性意外、火灾或相关损毁。